

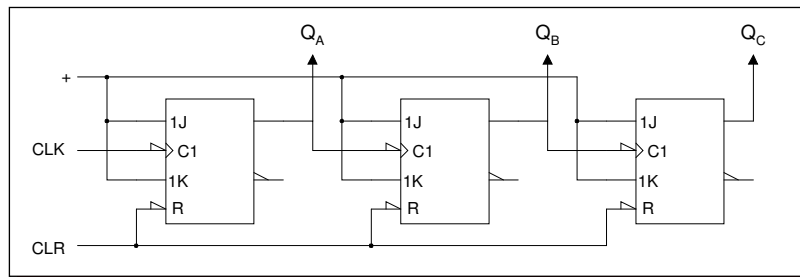
## Tellers en Delers

- **Sequentiële schakeling die het aantal ingangspulsen telt**
- **Gebaseerd op geheugenelementen (flipflops)**
  - bewaren het aantal getelde pulsen (d.i. de stand van de teller)
- **Opdeling:**
  - **tellers en delers**
    - » zien er intern hetzelfde uit
    - » teller geeft de uitgang van elke flipflop naar buiten
    - » deler zal de frequentie van het binnenkomende kloksignaal delen; er worden meerdere flipflops gebruikt, maar slechts één uitgang
  - **synchrone tellers (delers) en asynchrone tellers (delers)**
    - » **synchrone teller**  
alle flipflops worden gestuurd door één gemeenschappelijke klok
    - » **asynchrone teller**  
iedere flipflop zal de volgende aansturen  
geen gemeenschappelijke klok
- **Eigenschappen** : telcyclus - telcapaciteit - maximale werkfrequentie

Tellers en delers 1

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

## Asynchrone binaire opteller (up-counter): schema



- **J- en K-ingang vast '1' (= T-FF mode)**
  - elke dalende klokflank zal de flipflop van toestand doen veranderen
- **Ingangssignaal (te tellen pulsen) aangelegd aan de klokingang (CLK) van de eerste flipflop**
- **Q-uitgang van elke flipflop stuurt de klokingang van de volgende flipflop**

Tellers en delers 2

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Asynchrone binaire opteller (up-counter): werking

impuls	QC	QB	QA
RESET	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0
9	0	0	1

QC wordt met een 3-voudige vertraging gevormd

QC kan als 8-deler gebruikt worden

Tellers en delers 3
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Asynchrone binaire opteller: IEC-symbool

- **functiesymbool: CTR3**
  - "3" duidt op het aantal bits (= aantal flipflops)
- **"+"** duidt aan dat het een opteller (voorwaarts teller) is
  - "+m" kan ook: bij elke puls aan de ingang wordt er m opgeteld
  - "+" is equivalent aan "+1"
- **accolade "{"** is het bitgroeperingssymbool
- **CT = content** : de inhoud van de teller
- **0, 1 en 2** : binaire code met gewichten  $2^0$ ,  $2^1$  en  $2^2$
- **clear** → inhoud teller 0 maken → CT=0

Tellers en delers 4
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Asynchrone binaire afteller (down-counter)

De negatieve uitgang Q stuur de volgende FF

IEC-symbool

puls	QC	QB	QA	dec
CLR	0	0	0	0
1	1	1	1	7
2	1	1	0	6
3	1	0	1	5
4	1	0	0	4
5	0	1	1	3
6	0	1	0	2
7	0	0	1	1
8	0	0	0	0

Tellers en delers 5
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Omkeerbare asynchrone binaire teller

**Omkeerbare teller** → keuzemogelijkheid up-counter of down-counter  
→ dus ofwel Q ofwel Q naar volgende klokingang

**Multiplexer** zal de keuze bepalen:

- optellen ( $U/\bar{D} = '1'$ )
- aftellen ( $U/\bar{D} = '0'$ )

(elektronisch equivalent van een wisselschakelaar)

Tellers en delers 6
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Cascade schakeling van asynchrone binaire tellers

• **Asynchrone koppeling**

**Probleem: toenemende vertragingstijd**

Tellers en delers 7 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Cascade schakeling van asynchrone binaire tellers

• **Synchrone koppeling**  
 tweede teller krijgt zijn dalende klokflank nagenoeg gelijk met de eerste teller  
 betere naam:  
 pseudo-synchrone koppeling

Tellers en delers 8 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Asynchrone modulo-tellers

- Een **binaire teller** overloopt alle mogelijke toestanden
  - een teller met n flipflops heeft  $2^n$  toestanden
- Een teller die niet alle mogelijke toestanden doorloopt noemt men een **modulo-teller**
  - Het aantal flipflops (n) dat nodig is om een modulo-N teller te maken volgt uit

$$2^{n-1} < N \leq 2^n$$

- Er zijn 2 types van modulo-tellers
  - Zelfstoppende modulo-tellers
    - » stopt als de hoogste teltoestand is bereikt
    - » verdere telpulsen hebben geen invloed meer
  - doorlopende modulo-tellers
    - » keert terug naar de begintoestand
- IEC-symbool
  - functiesymbool wordt **CTRDIVx** (met x te vervangen door modulus)

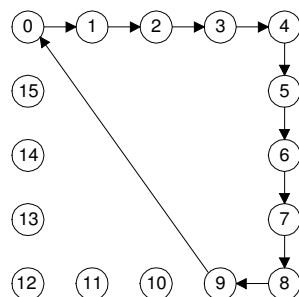
Tellers en delers 9

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### State-diagram van een modulo-10 teller

- Een mod-10 teller (decade-teller) heeft 4 flipflops nodig:
 
$$2^3 = 8 < 10 < 2^4 = 16$$

- State-diagram:



- Wat als teller 'per ongeluk' in een verboden toestand terecht komt?
  - Een **zelfstartende teller** zal (na een zeker aantal klokpulsen) toch weer in de juiste toestand terugkomen.
  - Een **niet-zelfstartende teller** daarentegen kan in de verschillende verboden toestanden blijven hangen.

Tellers en delers 10

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Asynchrone modulo-6 teller (doorlopend)

- Telt van 0 tot 5
- Toestand 6 reset de teller naar 0
  - Toestand 6 is zeer kort aanwezig (*spike of glitch*)
    - » sommige schakelingen mogen deze toestand niet aan de ingang hebben
      - dan moet er een andere oplossing gezocht worden
    - » moet voldoende lang zijn om alle flipflops te resetten
      - anders puls verlengen

Tellers en delers 11DIGITALE ELEKTRONICA 1PBa-ELO/ICT

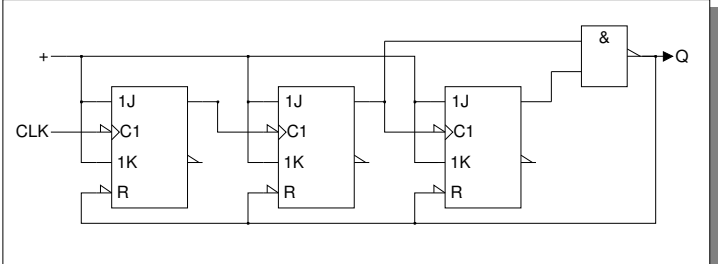
### Asynchrone modulo-6 teller (zelfstoppend)

- Met behulp van een NAND poort nemen we de logische 1 weg van de J- en K-ingang van de eerste flipflop wanneer de uiteindelijke toestand is bekomen
  - De teller blijft in zijn eindtoestand tot het reset signaal (CLR) komt

Tellers en delers 12DIGITALE ELEKTRONICA 1PBa-ELO/ICT

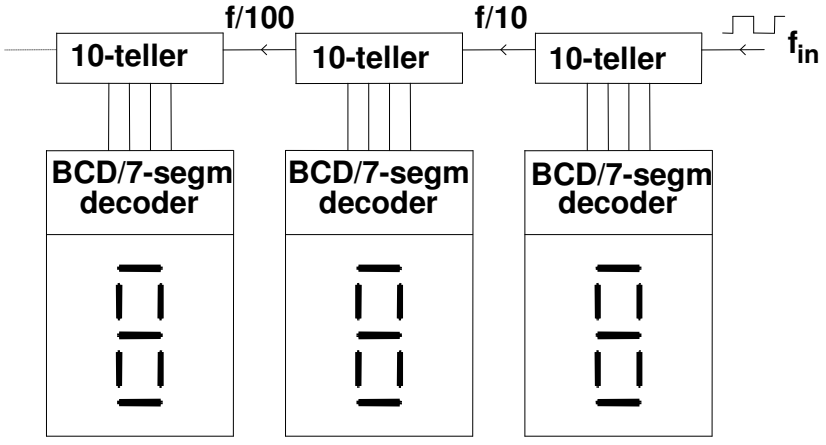
### Modulo delers

- **Interne opbouw: doorlopende asynchrone modulo teller**
- **Eerste mogelijkheid:**  
gebruik gewoon de MSB (meest beduidende bit) als uitgangssignaal
- **Andere mogelijkheid:**
  - gebruik de reset puls als het uitgangssignaal
  - dit resulteert in een zéér kort uitgangspulsje per X ingangspulsen



Tellers en delers 13 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Modulo-10 teller: toepassing



**HONDERDTALLEN    TIENTALLEN    EENHEDEN**

Tellers en delers 14 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Synchrone tellers

- **Synchroon = één gemeenschappelijke klok**
  - alle flipflops klappen gelijktijdig om
  - meer logica nodig om te bepalen welke flipflop bij welke klok mag omklappen
  - géén *glitch* aanwezig ('propere' teller)
  - vertragingstijd volledige teller = vertragingstijd van één flipflop
  - hogere werkfrequentie mogelijk

Tellers en delers 15 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

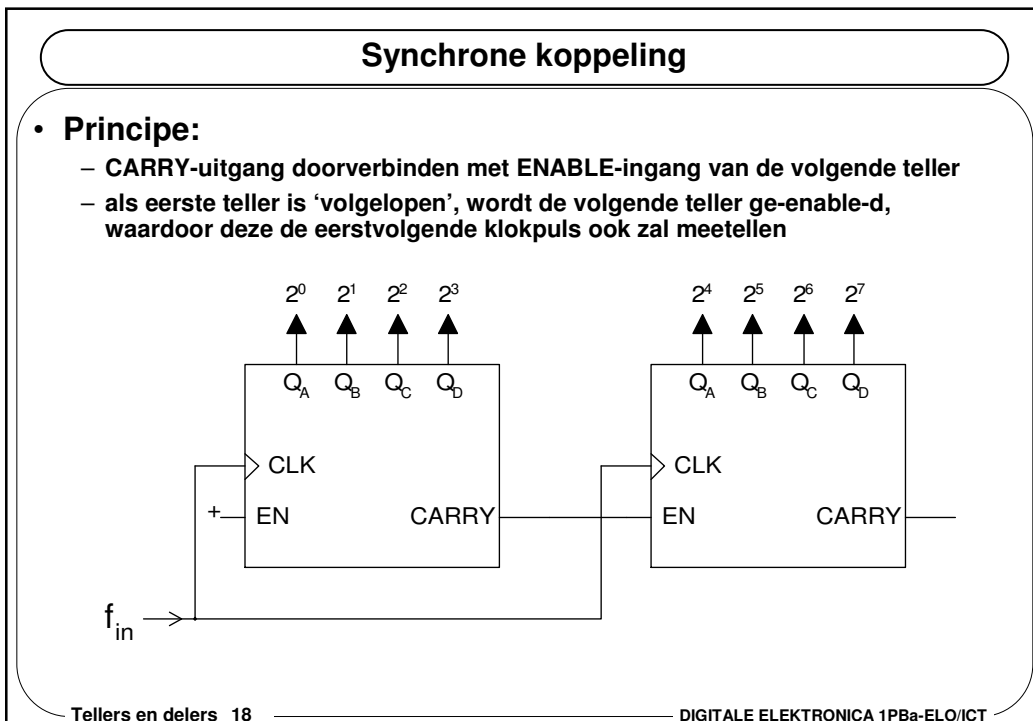
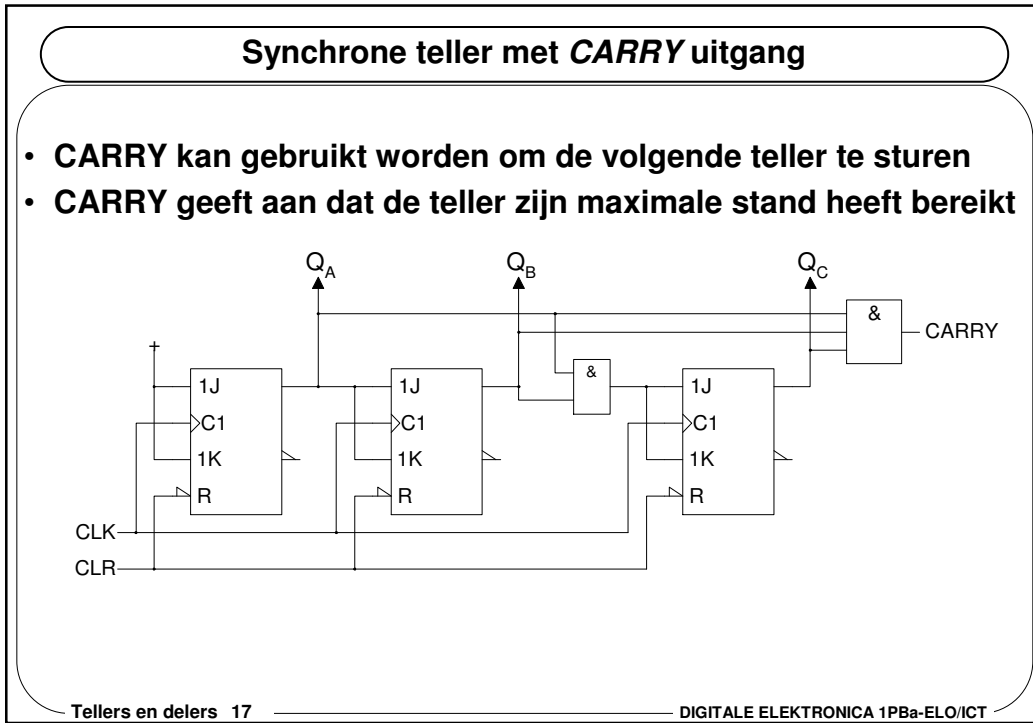
### Synchrone teller met enable ingang

- **Telt alleen als ENABLE-ingang "en" hoog is**

Let op! Vermits bij een synchrone teller elke flipflop voortdurend klokpulsen krijgt, moet deze ENABLE-ingang nu verbonden zijn met elke flipflop in de teller!

Tellers en delers 16 DIGITALE ELEKTRONICA 1PBa-ELO/ICT





### Synchrone koppeling van 3 tellers

- **Probleem:**
  - derde teller mag alleen tellen als tweede teller op zijn maximum staat èn bovendien de eerste teller ook op zijn maximum staat
  - werkt dus niet correct als CARRY alleen afhankelijk is van de eigen maximale waarde
- **Oplossing:**
  - Maak de CARRY ook afhankelijk van het binnenkomende ENABLE signaal
  - Deze ENABLE wordt maar hoog als de vorige module(s) op zijn maximum is gekomen

Tellers en delers 19 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### CARRY-uitgang afhankelijk van ENABLE-ingang

- **Principe van interne opbouw:**

Tellers en delers 20 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### carry look ahead

- Om te voorkomen dat de carry doorheen het gehele systeem moet 'rimpelen' (*ripple carry*), kunnen we vooruitkijken
  - dit leidt tot een sneller systeem
  - carry van elke teller moet dan onafhankelijk van de enable-ingang zijn
  - sommige tellers hebben daarom twee carry-uitgangen: één afhankelijk van en een andere onafhankelijk van de enable ingang

Tellers en delers 21 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Carry: verschillende mogelijkheden

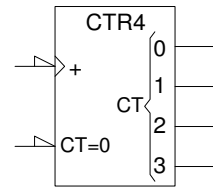
- Geeft steeds aan dat de teller zijn maximale stand heeft bereikt, maar dit kan op verschillende manieren:
  - > Actief HOOG of actief LAAG
  - > Actief gedurende volledige of halve klokperiode
  - > Onafhankelijk/afhankelijk van ENABLE-ingang
  - > Bij UP/DOWN counter:
    - ofwel twee verschillende uitgangen voor CARRY resp. BORROW
    - ofwel één enkele uitgang die op verschillende ogenblikken actief wordt:
      - » bij maximale waarde in mode 'optellen'
      - » bij minimale waarde (= 0) in mode 'aftellen'
  - > CARRY is steeds iets later dan Q-wijzigingen!

Tellers en delers 22 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

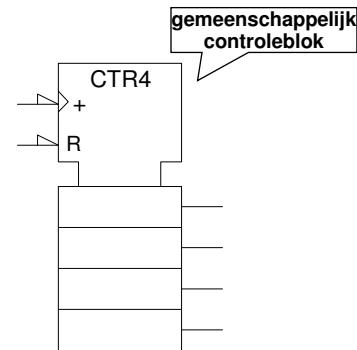
## IEC-symbolen van asynchrone en synchrone tellers

• **Asynchrone teller**

- slechts één blokje
- klokingang in het blok van de teller zelf
- inhoud wordt aangegeven met CT, bitgroeperingssymbool en gewichten
- clear wordt CT=0

• **Synchrone teller**

- afzonderlijke flipflops zichtbaar
- bovenste flipflop is normaal de LSB
- klok komt toe in het gemeenschappelijke controleblok
- clear-ingang mag aangegeven worden met R in gemeenschappelijke controleblok



Tellers en delers 23

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

## Berekening van synchrone tellers

• **Ontwerp van willekeurige synchrone teller**

- gebeurt met een volgorde-tabel
- hieruit wordt voor elke flipflop de voorwaarden voor de J- en K-ingangen afgeleid voor elke te realiseren transitie
- de formules kunnen meestal vereenvoudigd worden met Karnaugh-kaarten
- mits nauwkeurig werk leidt dit tot een goede oplossing

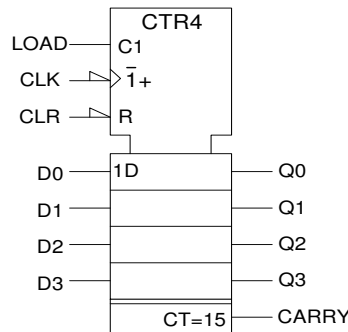
• **De teller kan een totaal willekeurige volgorde doorlopen; voor elke volgorde moet een andere tabel worden opgesteld**• **Dit procédé leidt steeds tot een 'propere' synchrone teller, zonder glitch o.d.**

Tellers en delers 24

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Tellers met een LOAD-ingang: 'programmeerbare tellers'

- Teller een bepaalde beginwaarde kunnen geven
  - elke flipflop heeft een DATA-ingang, waarop een 0 of 1 kan aangesloten worden
  - teller heeft een LOAD-ingang om te kunnen 'presetten':
    - » wanneer de LOAD actief is, worden de data ingangen (asynchroon) geladen
    - » wanneer de LOAD niet actief is, verhoogt de teller zijn inhoud met 1 bij elke dalende klokflank

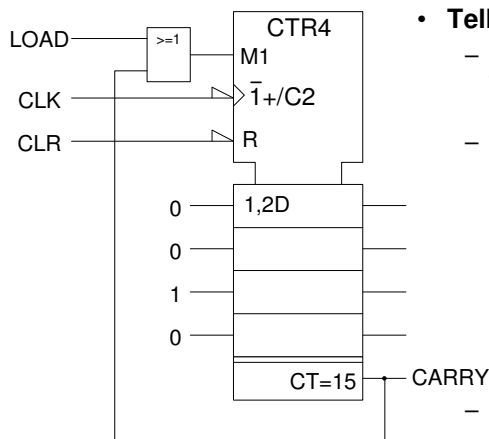


Tellers en delers 25

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### Tellers met een load ingang

- LOAD-ingang kan gebruikt worden om een modulo teller te realiseren



- Teller met synchrone LOAD-ingang
  - eerst LOAD hoog maken; het werkelijke inladen gebeurt pas bij de volgende dalende klokflank
  - CARRY-uitgang wordt verbonden met de LOAD-ingang
    - » wanneer de teller op zijn maximale stand is gekomen, zal de CARRY hoog worden
    - » hierdoor wordt de LOAD-ingang actief
    - » het echte inladen zal gebeuren bij de volgende dalende klokflank
  - gebruik van een synchroon-werkende sturingang leidt tot een 'proper' werkende teller (zonder *glitch*)

Tellers en delers 26

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### TTL-voorbeeld 1: 74LS160

VARIANTEN		MODE	
		Decade	Binair
CLEAR	Asynchroon	<b>74LS160</b>	<b>74LS161</b>
	Synchroon	<b>74LS162</b>	<b>74LS163</b>

Tellers en delers 27 DIGITALE ELEKTRONICA 1PBa-ELO/ICT

### TTL-voorbeeld 2: 74LS192

VARIANTEN		MODE	
		Decade	Binair
CLEAR	geen	<b>74LS190</b>	<b>74LS191</b>
	Asynchroon	<b>74LS192</b>	<b>74LS193</b>

Tellers en delers 28 DIGITALE ELEKTRONICA 1PBa-ELO/ICT