

## flipflops (een algemeen overzicht)

### Inleiding

Bij combinatorische schakelingen zijn de uitgangen enkel afhankelijk van de ingangen.

Bij sequentiële schakelingen zijn de uitgangen voorzien van een geheugensysteem en zijn ze afhankelijk van voorafgaande combinaties van de ingangen.

Het geheugenelement in een sequentiële schakeling is een flipflop. (afgekort FF.)

Een flipflop is een geheugenelement van één bit en wordt ook nog bistabiele multivibrator genoemd, omdat hij twee stabiele toestanden heeft ("0" en "1").

### Het SR-bistabiele element

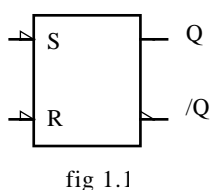
Het SR-bistabiele element is een set-reset-flipflop. Hij is te vergelijken met een lichtnetschakelaar. Deze FF. heeft respectievelijk twee ingangen en twee uitgangen. De twee uitgangen zijn steeds het inverse van mekaar. Q en /Q.

Met de set ingang (S) zet men de FF. aan. Met de reset ingang (R) zet men de FF. uit.

Wanneer de ingangen van de FF. niet worden bediend, dan blijft de uitgang wat hij was. Vandaar deze geheugenwerking.

Een FF. setten wil zeggen de uitgang Q = 1 maken.

Een FF. resetten wil zeggen de uitgang Q = 0 maken.



S	R	Q <sub>n</sub>	Q <sub>n+1</sub>	
0	0	0	onbep.	
0	0	1	onbep.	
0	1	0	1	SET
0	1	1	1	SET
1	0	0	0	RESET
1	0	1	0	RESET
1	1	0	0	
1	1	1	1	

Figuur 1.1 geeft het IEC symbool voor een SR-FF. met actief lage set- en reset ingangen. De letters Q en Q behoren niet bij het symbool, ze staan er alleen ten behoeve van het betoog. De daarnaast bijbehorende toestandentabel geeft de uitgang Q<sub>n+1</sub> eventjes later dan de ingangen S, R en de uitgang Q. De toestandentabel is een tabel waarbij de vorige toestand van de

FF. in aanmerking wordt genomen.

We zien in de toestandentabel dat er wordt geset (Q = 1) met een "0" op de S ingang.

Er wordt gereset (Q = 0) met een "0" op de R ingang.

De FF. bevindt zich in een onbepaalde toestand wanneer de set en de reset beiden "0" zijn.

Dit is ook logisch, want je gaat een één bit geheugenelement nooit tegelijk setten en resetten.

De uitgang Q wijzigt niet als S en R beiden "1" zijn. Dit is dan de eigelijke geheugenfunctie van de vorige toestand.

Uitgaande van de toestandentabel kan je onderstaande karakteristieke tabel opstellen.

Deze tabel toont de eigenschappen van de FF.

S	R	Q <sub>n+1</sub>	
0	0	onbep.	
0	1	1	set
1	0	0	reset
1	1	Q <sub>n</sub>	geen verandering

Q <sub>n</sub>	Q <sub>n+1</sub>	S	R
0	0	1	x
0	1	0	1
1	0	1	0
1	1	x	1

Uitgaande van de toestandentabel kan je de excitatietabel van de FF. van fig 1.1 opstellen. Deze tabel wordt vooral gebruikt bij het ontwerpen van sequentiële schakelingen, zoals tellers en schuif-registertellers. De excitatietabel geeft ons de vereiste inputwaarden om na de triggering een bepaalde output van de FF. te bekomen. Deze tabel kan afgeleid worden uit de toestandentabel.

We zeggen bijvoorbeeld: De FF. staat in de "0" stand, hoe moeten we de ingangen bedienen opdat de FF. na triggering een "0" toestand zou behouden?

Bij de SR-FF. is het duidelijk dat we twee mogelijkheden kunnen toepassen. De combinatie die de FF niet doet veranderen (S = R = 1). en de combinatie die de FF. doet resetten (S = 1 en R = 0). Hiervoor moet je gaan kijken naar de toestandentabel. De samenvatting van die twee mogelijkheden van toestanden geeft tenslotte S = 1 en R = x.

### De SR-FF. met NAND's

Voor de interne opbouw van een SR-FF. uit figuur 1.1 met actief lage ingangen, ziet de schakeling eruit zoals in figuur 2.1. De interne opbouw kan men beschouwen als een combinatie van twee teruggekoppelde NAND-kentens.

We veronderstellen S = 1 en R = 1 en Q = 0 en dus B = 0 en /Q = 1 en dus A = 1.

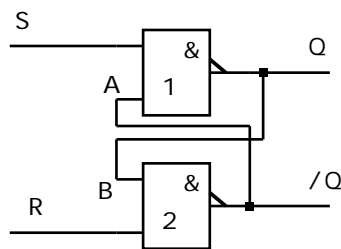


Fig. 2.1

S	R	Q <sub>n+1</sub>
0	0	onbep.
0	1	1
1	0	0
1	1	Q <sub>n</sub>

set  
reset  
geen verandering

#### 1. **Het Setten** (Q = 1 maken)

We maken S = 0 nu wordt Q = 1 en dus B = 1 waardoor de uitgang van poort 2 nul wordt dus /Q = 0 zodat A = 0 wordt.

Als S nu terug = 1 wordt dan verandert er aan de rest van de schakeling niets dus Q blijft 1.

#### 2. **Resetten** (Q = 0 maken)

We maken R = 0 nu wordt /Q die 0 was nu = 1 hierdoor wordt A = 1 en daar S = 1 wordt Q = 0 en dus wordt ook B = 0. Indien R nu terug 1 wordt dan verandert er niets aan de rest van de schakeling.

We krijgen dus de karakteristieke tabel van hierboven, en we zien dat men kan setten met een 0 op S, en men

kan resetten met een 0 op R.

De uitgang Q wijzigt niet als S en R beiden 1 zijn.

De uitgang is onbepaald als S en R beiden 0 zijn. Immers Q en /Q zijn beiden aan mekaar gelijk (Q = /Q = 1), en dit hoort niet thuis in de definitie van de SR-FF. De 74279 is een quad set-reset latch uit de TTL. reeks. (latch komt van het engels vergrendelen)

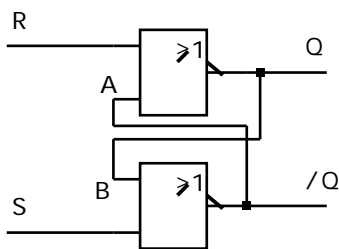


Fig. 2.2

### Oefening 2.1:

Zoek van nevenstaande schakeling (fig. 2.2)

1. De toestandentabel.
2. De karakteristieke tabel.
3. De excitatietabel.
4. Het IEC symbool.

---

**Oplossing van oefening 2.1. vul in**

De toestandentabel

De karakteristieke tabel

De excitatietabel

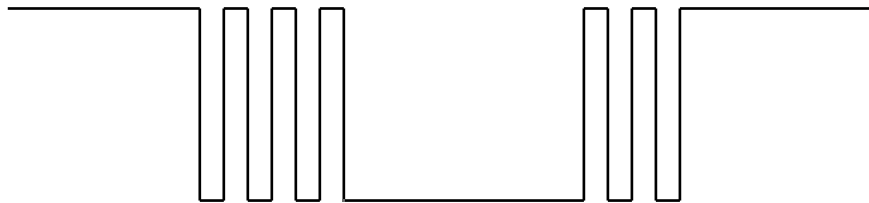
Het IEC symbool

---

## Toepassing

### Schakelaar met dendervrije uitgangssignalen.

Als we een schakelaar gebruiken om een logisch systeem binaire informatie mede te delen, dan kunnen er moeilijkheden optreden door het denderen (bounc) van de schakelcontacten. (zie figuur 4.1)



figuur 4.1  
contactdender of bounc

We krijgen dan in eerste instantie een reeks enen en nullen achter elkaar en tenslotte komt het contact in rust en geeft dan de gewenste 1 of 0. Het is duidelijk dat dit vooral bij tellerschakelingen tot onjuiste resultaten leidt. De teller telt dan ten onrechte een aantal impulsen bij de overgang van 0 naar 1 of van 1 naar 0. We kunnen dit hinderlijk effect elimineren, door de schakelaar te laten volgen door een FF., zoals in figuur 4.2 is weergegeven.

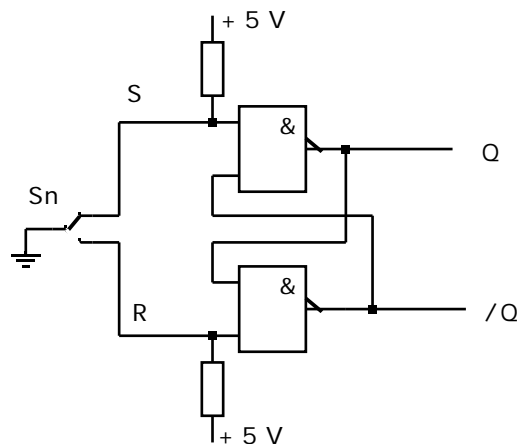


fig. 4.2

De FF. is hier samengesteld uit twee nand-schakelingen. Van deze FF. is bekend, dat hij geset en gereset wordt met een nul, hetgeen in de gegeven schakeling ook inderdaad gebeurt. Als we de schakelaar van de R- in de S-stand brengen, doet het er niet meer toe of het contact dendert, want bij de eerste contactvorming gaat de FF. in de 1-stand en blijft in deze toestand, mits het contact niet terug kan vallen naar de R-stand van de schakelaar. De FF. heeft twee uitgangen, waardoor we meteen over beide polariteiten van het schakelsignaal beschikken.

---

## Geklokte flip-flop schakelingen

Bij combinatorische schakelingen kan het gebeuren dat wanneer een ingang verandert de uitgang eventjes mee verandert terwijl dit niet zou mogen gebeuren. We hebben hier een glitch of een hazard.

Om te vermijden dat sequentiële schakelingen zouden reageren op deze glitches worden de FF's voorzien van een klokingang. Enkel indien de klokingang actief is zal de FF. naar zijn ingangen kijken, is de klokingang niet actief dan blijft de uitgang ongewijzigd. Eerst volgen hier een aantal begrippen.

### Begrippen

Bij de voorgaande SR-flipflop worden de combinatie aan de ingang direct door de uitgangen overgenomen.

Voorgaande SR-flipflop heeft bovendien een onbepaalde toestand zodat deze FF. eerder een beperkt toepassingsgebied heeft.

Bij de geklokte FF. heeft de informatie (data) op de ingangen alleen invloed (worden de ingangstoestanden overgenomen door de uitgangen) tijdens een "klokimpuls" of tijdens een gedeelte van een klokimpuls.

De klokimpuls is een rechthoeksignaal met aangepaste grootte en frequentie, maar doorgaans van zeer korte duur (bv 50  $\mu$ sec.). Het kloksignaal wordt opgewekt door een stabiele impulsgenerator, of astabiele multivibrator.

Tussen twee opéénvolgende klokimpulsen wordt er geen informatie (data) van de ingangen opgenomen of krijgt het systeem de gelegenheid om zich in te stellen. Met andere woorden tussen twee klokimpulsen veranderen de uitgangen niet wat de ingangsinformatie ook is.

Naargelang het gedeelte van de klokimpuls waarop de informatie wordt opgenomen en waarop deze wordt doorgegeven onderscheid men:

- a. de geklokte FF. of de latch
- b. de edge-triggered FF. of het flankgestuurde element
- c. de master slave FF. of het pulsgestuurde element
- d. het data-lock-out element

### De geklokte flip-flops. (latch)

Tijdens de ganse duur van het klokimpuls wordt de informatie opgenomen en doorgegeven aan de uitgangen. Hierbij hebben we dan twee soorten:

- de geklokte SR-flipflop.
- de D-latch

### De edge-triggered flipflop (flankgestuurd element)

Bij deze FF. wordt de ingangsinformatie alleen opgenomen tijdens de op- of neergaande flank (= edge) van de klokimpuls.

Het is duidelijk dat flanken een korte stijgtijd moeten hebben bv. van 50  $\mu$ sec tot 150  $\mu$ sec.

Anderzijds is er een bepaalde set-up time (voorbereidingstijd) en een hold-time (d.i. de min. houdtijd die de ingangsinformatie moet hebben opdat de uitgang de ingangsinformatie zou overnemen) vereist. Voorbeelden van edge-triggered FF. zijn uit de TTL reeks:

- de edge-triggered D-FF. 7474.
- de edge-triggerde JK FF. 7470 en de 74109.

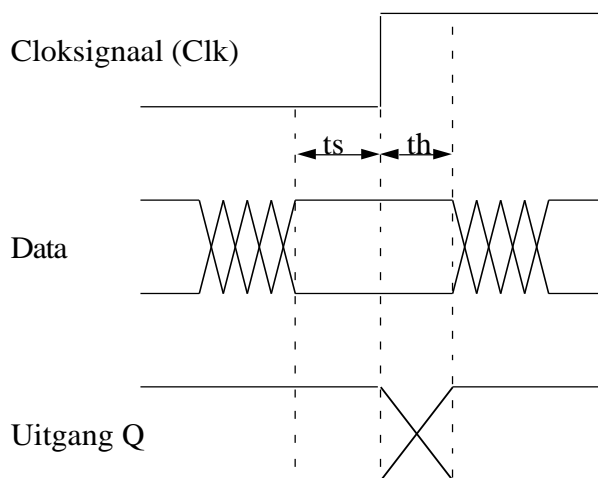
Figuur 5.1 geeft de timing weer van FF. die reageert op een stijgende flank. Volgende drie parameters zijn van belang.

De set-up time ( $t_s$ ) is de voorbereidingstijd.

De hold-time ( $t_h$ ) is de houdtijd die de ingangsinformatie moet hebben opdat de uitgang de ingangsinformatie zou overnemen.

---

De propagatietijd ( $t_p$ ) is de tijd nodig voor de uitgang Q van de FF. om te reageren op de informatie die aan de ingang toegepast wordt.



figuur 5.1

### De master slave FF. of het pulsgestuurd element.

Een master slave FF. bestaat uit twee in cascade geschakelde geklokte SR-FF's.

Bij het einde van de voorflank van de klokimpuls wordt de masteringang open gezet, terwijl de verbinding tussen de master en de slave verbroken is.

Bij het optreden van de achterflank van de klokimpuls sluit de ingang van de master en opent de ingang van de slave die nu de informatie van de master overneemt.

In principe onderscheidt men:

- de SR master slave FF.
- de JK master slave FF.
- de D master slave FF.

In de praktijk zal men geen SR-MS-FF's aantreffen, doch wel JK-MS-FF's.

### Het data-lock-out element

Flank getriggerde- en master slave FF's zijn beiden bruikbaar in sequentiële schakelingen. De enige eis is dat de controle- of klokflanken zeer steil moeten zijn. Door gebruik te maken van, de echter weinig gebruikte data-lock-out element hoeft de controle ingang niet meer steil te zijn.

## SR-flipflop met klok of transparante flipflop

De uitgang Q neemt de ingangsinformatie aan zolang de klokimpuls hoog is. Q wordt vergrendeld als de klok laag is.

In figuur 7.1 zie je het IEC-symbool van een SR-flipflop met klok.

De 1S- en de 1R ingang zijn afhankelijk van het kloksignaal C1, hiervoor staat het cijfer 1.

De set- en de reset ingangen zijn actief hoog.

In figuur 7.2 zie je het inwendig schema van de SR-flipflop met klokingang.

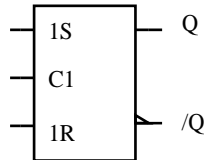
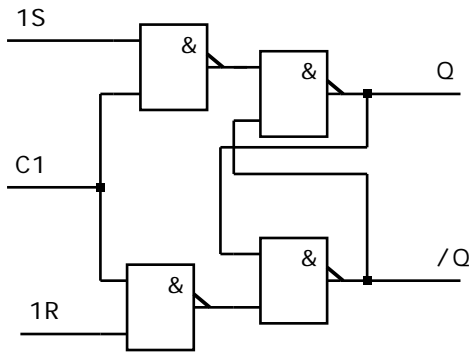


fig 7.1



Figuur 7.2

S	R	Q <sub>n</sub>	Q <sub>n+1</sub>	
0	0	0	0	
0	0	1	1	
0	1	0	0	RESET
0	1	1	0	RESET
1	0	0	1	SET
1	0	1	1	SET
1	1	0	onbep.	
1	1	1	onbep.	

Q	Q <sub>n+1</sub>	S	R
0	0	0	x
0	1	1	0
1	0	0	1
1	1	x	0

S	R	Q <sub>n+1</sub>	
0	0	Q <sub>n</sub>	geen verandering
0	1	0	reset
1	0	1	set
1	1	onbep.	

Voor de hoger bestudeerde SR-flipflop staat hier in iedere kring een nand met twee ingangen waarvan één ingang dient voor de klokimpuls.

Zoals eerder aangegeven wordt hier tijdens de ganse duur van de klokimpuls informatie van de ingang opgenomen en doorgegeven aan de uitgang. (vandaar het woord "transparante" flipflop)

Bij het einde van de klokimpuls wordt de uitgang vergrendeld.

Zoals uit de waarheidstabel volgt wordt:

- geset met een 1 op de S ingang.
- gereset met een 1 op de R ingang.
- De uitgang Q niet gewijzigd als S en R beiden 0 zijn.
- de uitgang Q onbepaald indien S en R beiden 1 zijn. Uit dit laatste volgt dat R en S nooit gelijktijdig 1 mogen zijn aangezien dit een onbepaalde uitgang geeft.

Bij FF's met nands gaat de klokimpuls bij het begin van 0 naar 1 (opgaande flank) en bij het einde van 1 naar 0 (neergaande flank).

Bij FF's met nors is de klokimpuls omgekeerd.

Oefening 7.1:

Teken een geklokte SR-flipflop met nors, en zoek:

- De toestandentabel.
- De karakteristieke tabel.
- De excitatietabel.
- Het IEC symbool.

Schema geklokte SR-flipflop van oefening 7.1

---

**Oplossing van oefening 7.1. vul in**

De toestandentabel

De karakteristieke tabel

De excitatietabel

Het IEC symbool



## De D-latch.

Indien men voor de R ingang van de FF. een inverter plaatst waarvan de ingang met de S ingang is verbonden dan bekomt men een D-latch. Deze FF. heeft dus maar één enkele sturingang namelijk de zogenaamde data ingang naast de klokingang.

Daar S en R nu nooit op hetzelfde moment 1 kunnen zijn komt er ook geen onbepaalde toestand voor. Figuur 9.1 geeft het IEC symbool.

S en R zijn prioriteitsingangen die actief laag zijn.

Figuur 9.2 geeft het inwendige schema van een D-latch.

Verder zien we nog de verschillende waarheidstabellen.

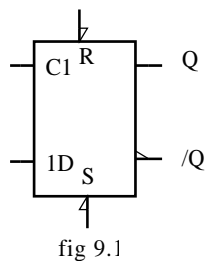
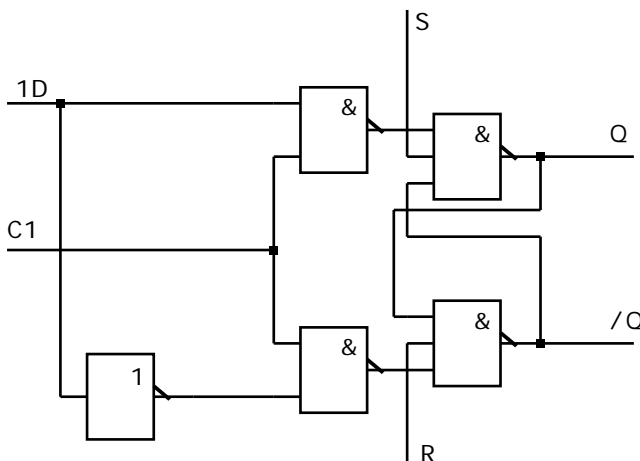


fig 9.1



Figuur 9.2 opbouw van een D-latch

$Q_n$	D	$Q_{n+1}$
0	0	0
1	0	0
0	1	1
1	1	1

D	$Q_{n+1}$
0	0
1	1

De uitgang van de FF. volgt de D-ingang, zolang de klokimpuls aanwezig is en hij wordt bij het einde hiervan vergrendeld. (latch = grendel)

Met andere woorden de klokingang is een transparante controleingang.

Deze FF. heeft bovendien een afzonderlijke reset R en bepaalde uitvoeringen hebben daarnaast nog een aparte set S.

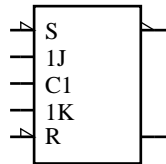
Deze set- en reset-ingang zijn prioriteitsingangen. Het is aldus mogelijk de uitgang Q in een bepaalde toestand te brengen onafhankelijk van de D-ingang.

Met andere woorden D en C ingangen hebben nu geen invloed,.

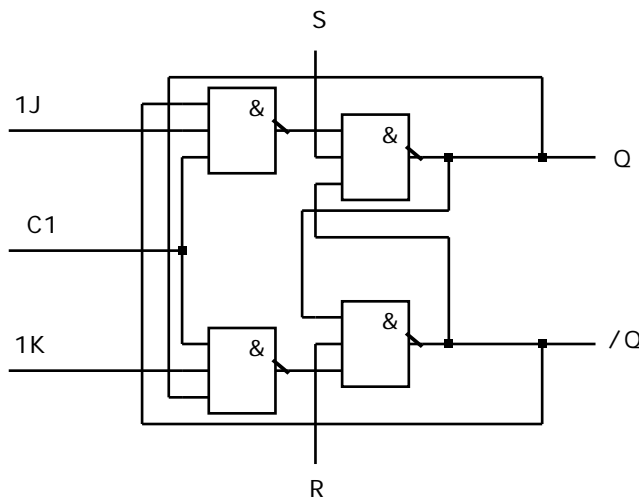
De Set en de Reset (ook preset en clear genoemd) zijn normaal 1. De FF. wordt geset met een 0 op S en gereset met een 0 op R. Voorbeelden van deze FF zijn uit de TTL reeks is de SN7475.

## De JK flipflop

De geklokte SR flipflop heeft het nadeel dat ze een onbepaalde toestand heeft. Deze flipflop heeft dan bepaalde beperkingen in toepassingen. De JK flipflop is afgeleid van de geklokte flipflop. Indien men de uitgang /Q terugkoppeld naar de nandpoort met de set-ingang, en indien men de uitgang Q terugkoppeld naar de nandpoort met de reset ingang, dan heeft men een JK FF. (zie figuur 10.1)



figuur 10.2  
IEC symbool  
van een JK-FF.



Figuur 10.1 opbouw JK flip flop met nand poort en

J	K	Q <sub>n</sub>	Q <sub>n+1</sub>	
0	0	0	0	rust
0	0	1	1	rust
0	1	0	0	RESET
0	1	1	0	RESET
1	0	0	1	SET
1	0	1	1	SET
1	1	0	1	comp.
1	1	1	0	comp.

Q	Q <sub>n+1</sub>	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

J	K	Q <sub>n+1</sub>	
0	0	Q <sub>n</sub>	geen verandering
0	1	0	reset
1	0	1	set
1	1	/Q <sub>n</sub>	comp.

S en R zijn de prioriteitsingangen, ze hebben voorrang op de J- en K ingangen. Het cijfer 1 staat voor de afhankelijkheid van de bestuuringingang of de klokkingang C1.

Bij deze flipflop kunnen we vier gevallen onderscheiden.

1. De FF. blijft in rusttoestand staan wanneer J en K samen nul zijn.
2. De FF. wordt geset wanneer J "1" en K "0" is.
3. De FF. wordt gereset wanneer J "0" en K "1" is.
4. De FF. zal bij ieder klokimpuls van toestand veranderen wanneer de J- en K ingangen samen 1 zijn. We noemen dit complementeren. Het neemt dus iedere keer de tegengestelde stand aan.

Nadeel:

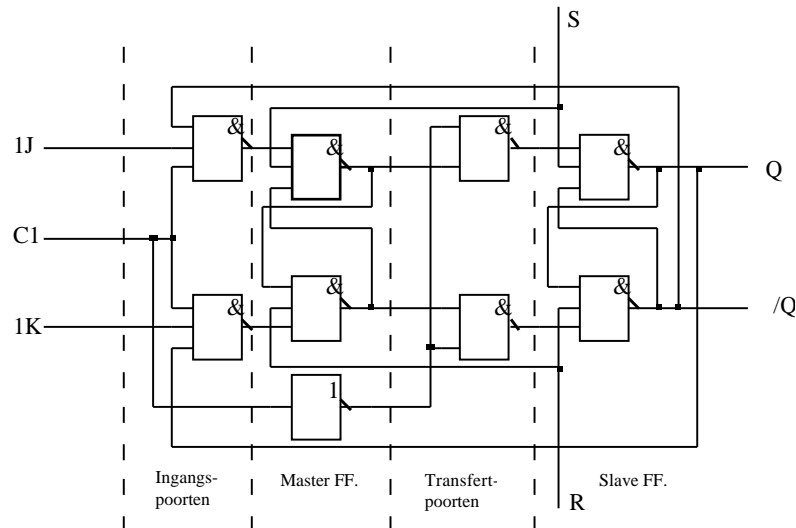
De ingangen J en K zijn niet onafhankelijk van de uitgangen. Wanneer J-en K samen 1 zijn dan zal de FF. voortdurend van toestand veranderen gedurende de volledige tijd dat de klokimpuls actief is. Dit probleem wordt dan "racing" genoemd.

## De JK-master slave flipflop.

Bij de JK flipflop hadden we het probleem van racing.

Dit probleem kan opgelost worden door de terugkoppelsignalen te vertragen met een tijd die ten minste gelijk is aan de duur van de klokimpuls. Een tweede mogelijke oplossing is zeer korte klokimpulsen geven zodanig dat de eigen vertragingstijd van de poorten voldoende is.

Een flipflop die dit nadeel niet heeft, is de master slave flipflop.



Figuur 11.1 Opbouw van een MS/JK FF.

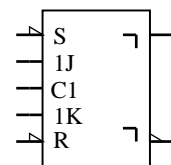
In figuur 11.1 zie je de opbouw van een MS/JK FF. Principieel wordt hij opgebouwd door twee gewone JK FF. in cascade te schakelen. Merk wel op dat de Q uitgang verbonden is met de K ingang van de master, en dat de /Q uitgang verbonden is met de J ingang van de master, en dat er bij de master FF. geen terugkoppeling is van de uitgang naar de ingang. Het is dan ook duidelijk dat de tabellen van de MS/JK FF. dezelfde zijn als van de JK FF. met dit verschil dat we de volledige klokimpuls moeten beschouwen.

Vanaf het begin van de klokimpuls wordt de slave FF. geïsoleerd van de master. Even daarna wordt de informatie in de master opgenomen. Net voor het einde van de klokimpuls wordt de master geïsoleerd van de ingangen. En op het einde van de klokimpuls neemt de slave de informatie van de master over. (zie figuur 11.2)

Het uitstelsymbool aan de uitgangen in het IEC symbool van figuur 11.3 leert ons dat de ingangsdata J en K continu moeten aanwezig zijn gedurende de tijd van hele klokimpuls. De uitgang heeft de informatie aan de uitgang overgenomen pas op het einde van de klokimpuls. Omdat bij de MS/JK FF. de volledige impuls noodzakelijk is, noemt met deze FF. ook wel eens een pulsgestuurd JK element.



Figuur 11.2 Symbolische voorstelling van de werking van een MS/JK FF.



figuur 11.3  
IEC symbool  
van een JK/MS-FF.

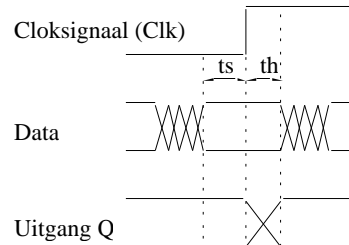
## De flankgestuurde of edge-triggered flipflops.

Voor de flankgestuurde FF's zijn hoofdzakelijk drie parameters van belang:

De **set-up time (ts)**; dit is de tijd dat de data stabiel moet gehouden worden voor het optreden van de klokimpuls.

De **holdtijd (th)**; dit is de tijd dat de data stabiel moet gehouden worden nadat de klokimpuls weggevallen is.

Dit alles wordt geïllustreerd in figuur 12.1 voor een FF. die reageert op een positief gaande flank van de klokimpuls. (stijgende flank)

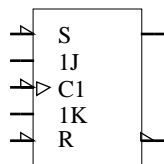


figuur 12.1

De **propagatietijd (tp)**; is de tijd nodig voor output Q van een FF. om te reageren op de informatie die aan de ingang toegepast wordt.

### JK flankgestuurde flipflop.

Omdat bij een MS/JK FF. de data continu moet aanwezig zijn van juist voor de opgaande flank tot direct na de neergaande flank heeft men de JK edge triggered FF. ontworpen. De tabellen zijn gelijkwaardig als deze van de MS/JK FF. uitgezonderd met de aanduiding van de klokimpuls.



figuur 12.2

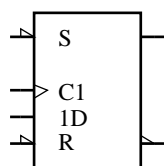
Inputs					outputs	
S	R	C1	1J	1K	Q	/Q
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H	H
H	H	▼	L	L	Qo	/Q0
H	H	▼	H	L	H	L
H	H	▼	L	H	L	H
H	H	▼	H	H	Toggle	Toggle

In de symbolische voorstelling volgens de IEC norm herkennen we het teken van een flankgestuurd element. (driehoekje is het symbool "dynamische ingang")

De polariteitsindicator leert ons dat het hier een negatief flankgestuurde JK FF. is.

De flankgestuurde D FF.

Bij de D FF. moet de data gedurende de volledige klokimpuls stabiel zijn. Om dit nadeel te verhelpen heeft men de flankgestuurde FF. ontworpen. Deze FF. reageert enkel op de op- of neergaande flank van de klokimpuls. De tabellen zijn gelijkaardig als deze van de D FF. uitgezonderd met de aanduiding van de klokimpuls. Onderstaande FF. reageert op de opgaande flank van de klokimpuls.



figuur 12.3

Inputs				outputs	
S	R	C1	1D	Q	/Q
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	▲	H	H	L
H	H	▲	L	L	H
H	H	L	X	Qo	/Qo

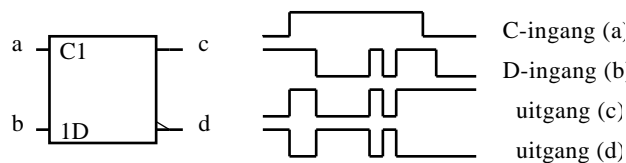
## BESTRURINGSSYMBOLIEK VOOR BISTABIELE ELEMENTEN VOLGENS IEC

Het symbool van de bistabiele elementen (flipflops) heeft geen functiesymbool maar ontleent zijn identiteit aan de toevoegsymbolen, die de functies van de ingangen definiëren. Deze toevoegsymbolen hebben dan ook het karakter van functiesymbolen. Wanneer we te maken hebben met een bistabiel element, dat door een klok wordt gestuurd, herkenbaar aan de C-ingang (commando-ingang), dan is het noodzakelijk om aan te geven of het een latch betreft, **een pulgestuurd, een flankgestuurd of een data-lock-out-element**. Immers de timing voor het aanbieden en stabiel houden van de informatie is voor deze typen heel verschillend. Het onderscheid kan duidelijk worden aangegeven met behulp van het symbool voor dynamische ingang, of het ontbreken daarvan, in een zekere combinatie met het uitstelsymbool. We zullen de genoemde typen ook stuk voor stuk behandelen.

### A. De latch.

In feite kennen we twee typen latches, het type dat voor het zetten en resetten elk een aparte ingang heeft: het SR-element, en het type dat beide operaties met één ingang kan doen: het D-element. We zullen ons hier tot het D-element beperken.

Bij de D-ingang weten we dat via deze ingang zowel een 1 als een 0 kan worden onthouden. Bij het D-element is daar bovendien nog een commando-ingang bij nodig. Tussen die C-en die D-ingang zal dus een commando-afhankelijkheid bestaan. Het symbool ziet er dan ook als volgt uit.

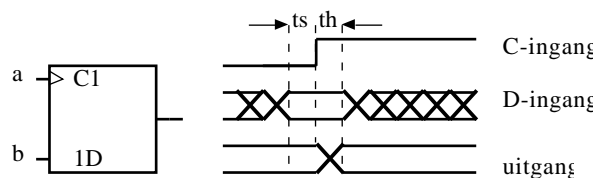


figuur 13.1

Het timingdiagram van hierboven laat zien dat de uitgang de 1D-ingang volgt, zolang de C1-ingang de interne, logische waarde 1 heeft.

### B. Het flankgestuurde element.

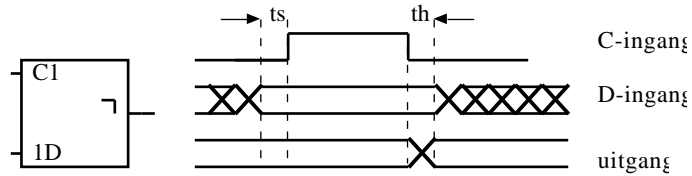
Bij het flankgestuurde element valt op dat de informatie direct na de flank van de C-ingang, op de uitgang verschijnt. We hebben duidelijk met een dynamische C-ingang te maken. Tijdens de flank van de klok, rekening houdend met de set-up-tijd ( $t_s$ ) en de holdtijd ( $t_h$ ), gebeuren er twee dingen: de informatie wordt ingevoerd en verschijnt op de uitgang. Als we hiervoor een flankgestuurd D element kiezen, ziet het symbool er volgens figuur 13.2 uit. Voor het gemak hebben we maar één uitgang getekend.



figuur 13.2

### C. Het pulsgestuurde element.

Bij dit type valt op, dat  $t_s$  en  $t_h$  de gehele klokimpuls omvatten en niet aan één van de flanken zijn gebonden. De consequentie hiervan is dat de informatie op de D-ingang veel langer stabiel moet worden gehouden.



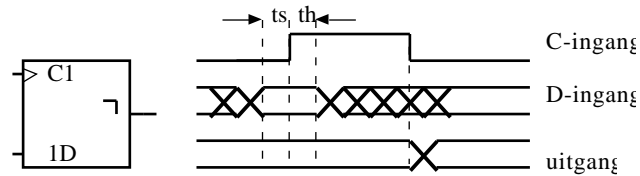
figuur 14.1

Bovendien verschijnt de informatie ook pas na de laatste flank van de puls. Hier is dus sprake van een zeker uitstel, waarvoor het uitstelsymbool werd ingevoerd.

### D. Data-lock-out-element.

Dit is voor de ontwerper eigenlijk bijna een ideaal element. Kijkt u maar eens naar figuur 14.2. Alleen gedurende de som van  $t_s$  en  $t_h$  moet de informatie constant worden gehouden, daarna mag deze veranderen, zonder dat nog invloed kan worden uitgeoefend op het resultaat aan de uitgang. Ook dit resultaat is uitgesteld tot de achterflank van de klokimpuls.

Door gebruik te maken van, de echter weinig gebruikte data-lock-out element hoeft de controle ingang niet meer steil te zijn.

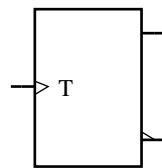


figuur 14.2

### De toggle flipflop (T-FF.)

Dit is een FF. met enkel een controle (C) of toggle (T) ingang, waarbij tijdens elke controleïmpuls de uitgang omklapt.

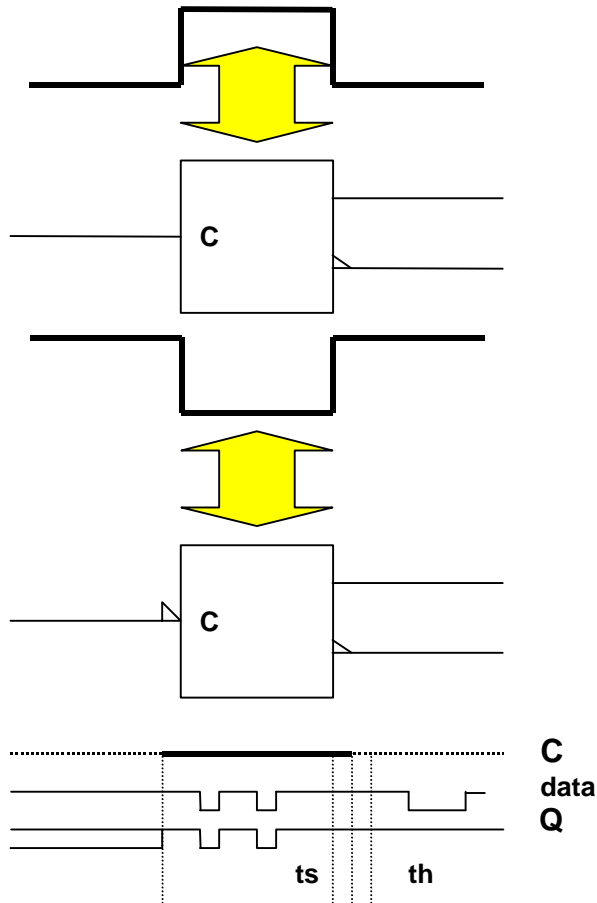
T-FF's kan men niet in de handel kopen doch we kunnen een JK-FF. gebruiken waarbij J- en K ingangen aan 1 liggen (zie waarheidstabel JK-FF.).



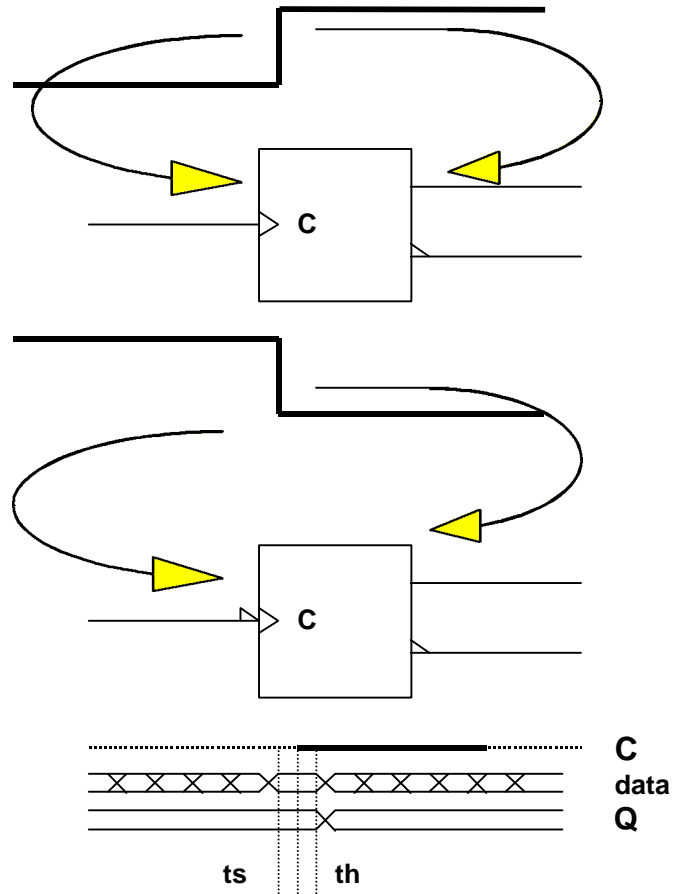
figuur 14.3

**Besturingssymboliek voor bistabele elementen volgens IEC**

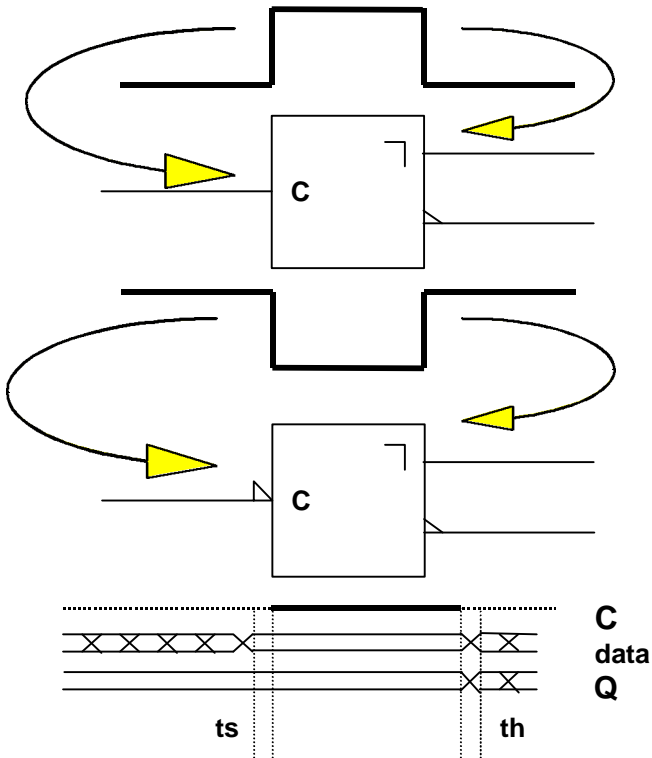
*De latch*



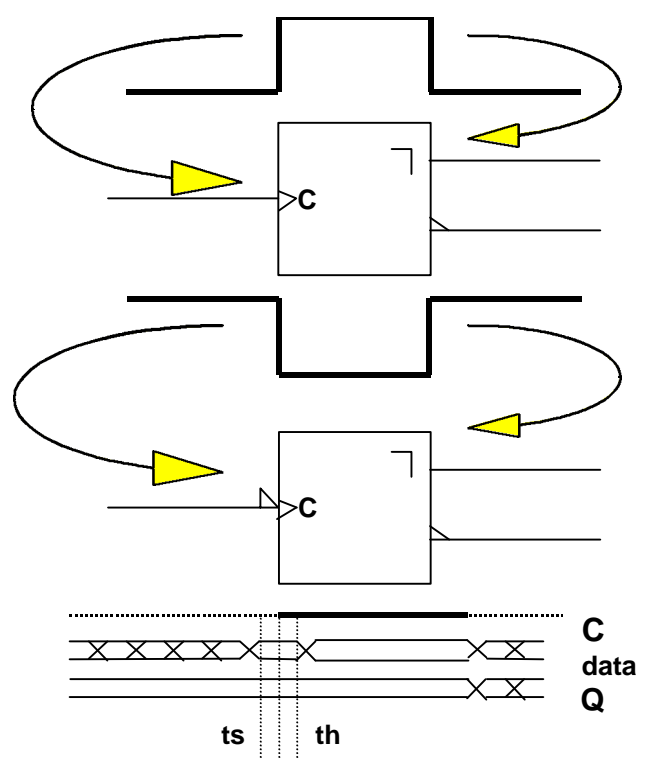
*Het flankgestuurde element*



*Het pulsgestuurde element*

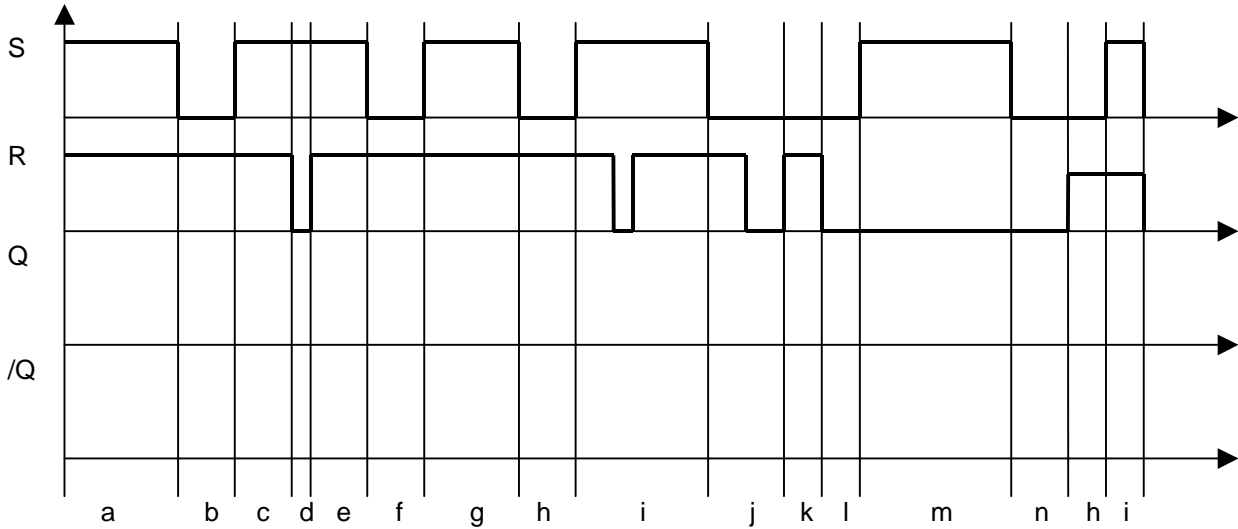


*Het data-lock-out-element*



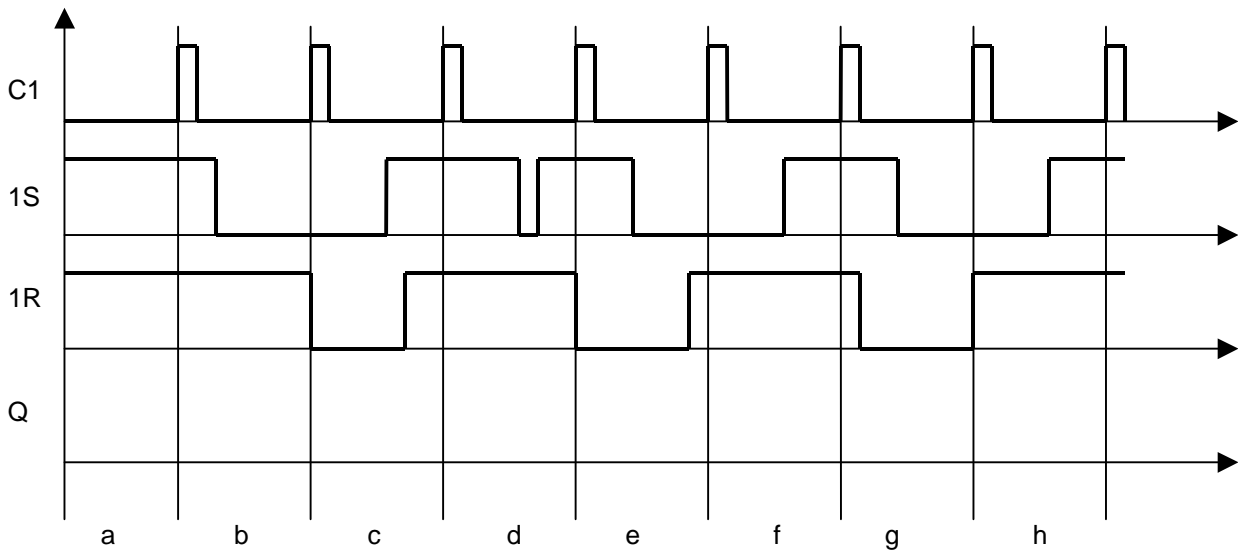
Oefening 16.1

Teken het verloop van het uitgangssignaal van een latch met Nandpoorten indien onderstaande signalen aangesloten worden.



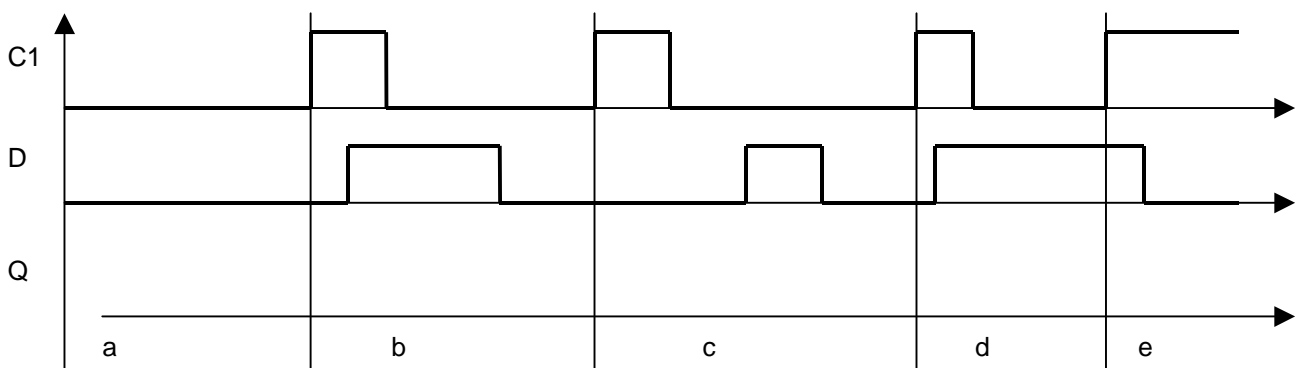
Oefening 16.2

Teken het verloop van het uitgangssignaal van een transparante flipflop indien onderstaande signalen aangesloten worden.



Oefening 16.3

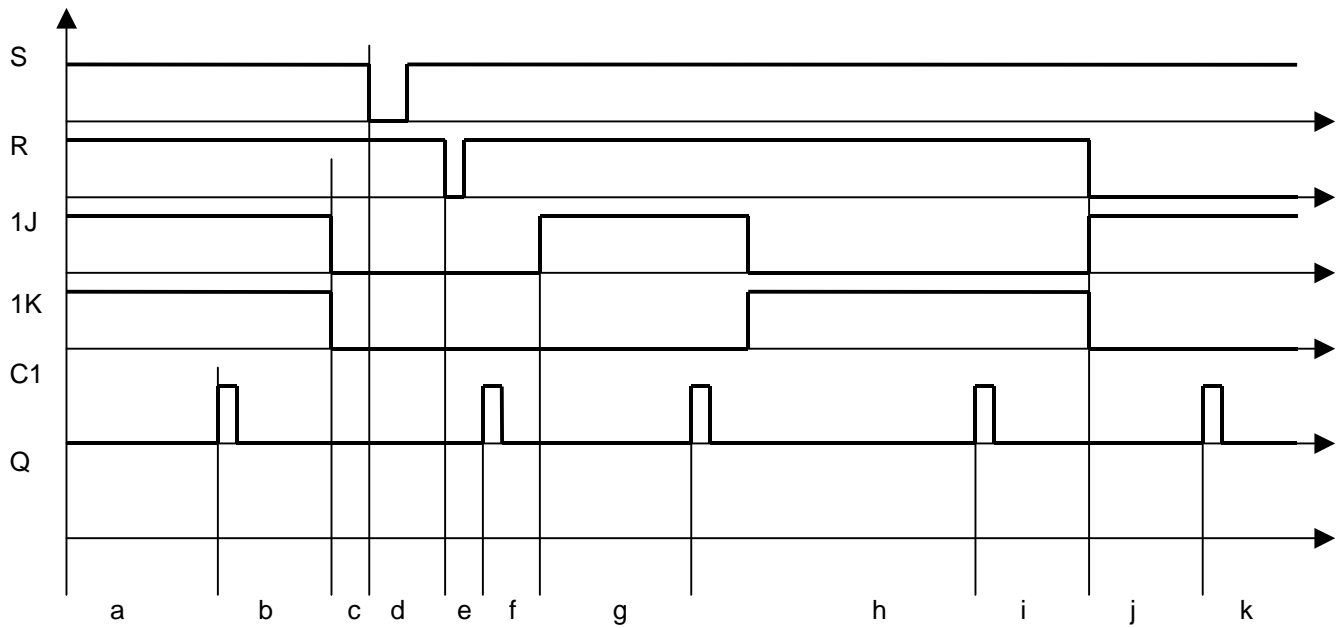
Teken het verloop van het uitgangssignaal van een D-latch indien onderstaande signalen aangesloten worden.





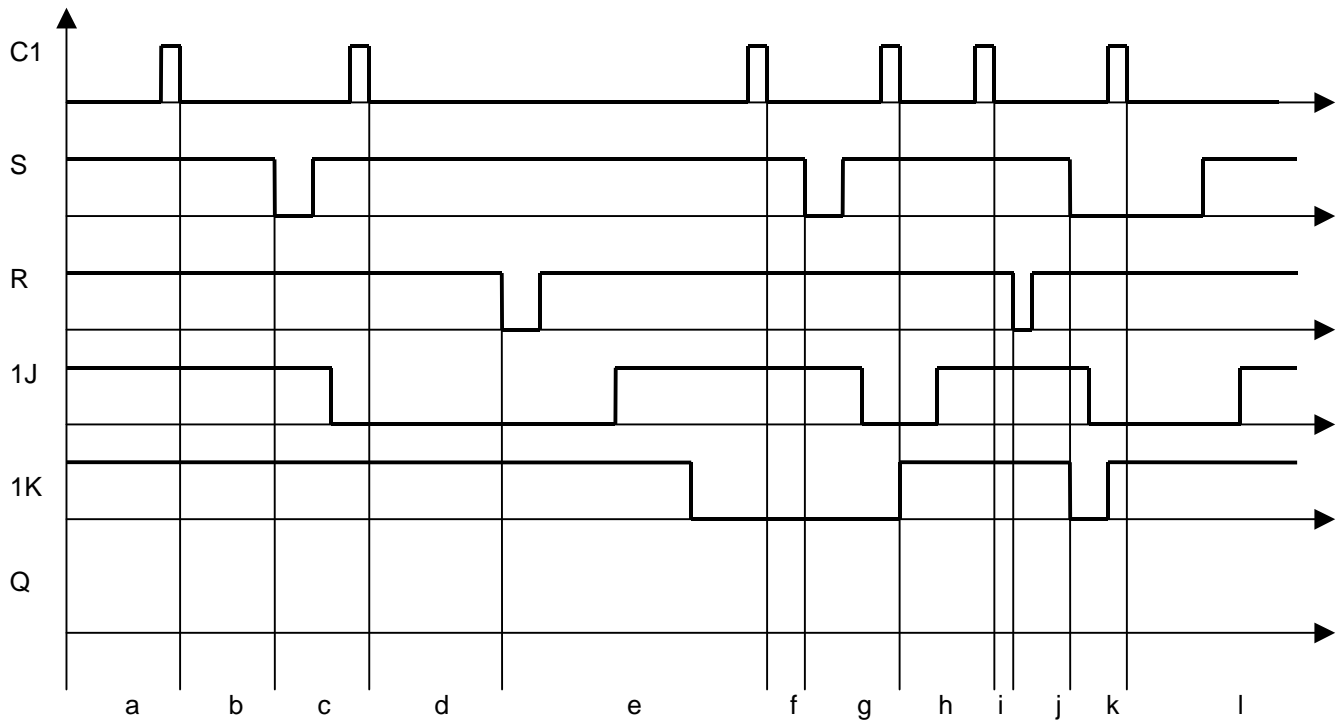
### Oefening 17.1

Teken het verloop van het uitgangssignaal bij een JK-FF (beschreven op blz. 10), indien onderstaande signalen aangesloten worden.



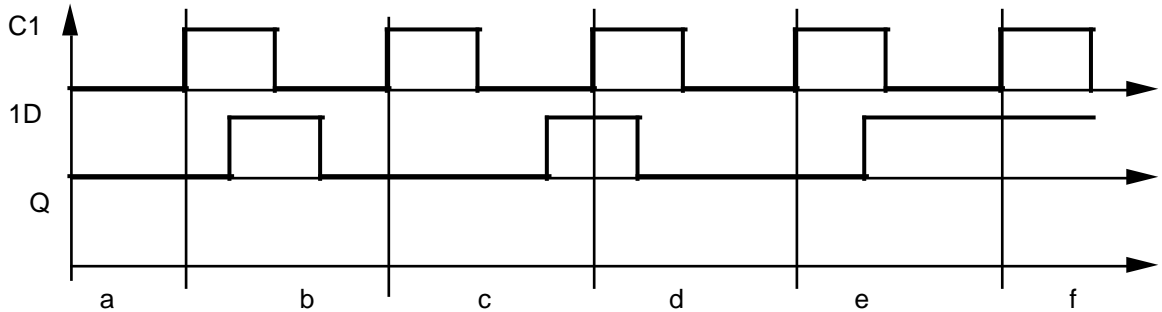
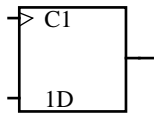
### Oefening 17.2

Teken het verloop van het van het uitgangssignaal van een JK MS-FF (beschreven op blz.11) indien onderstaande signalen aangesloten worden.



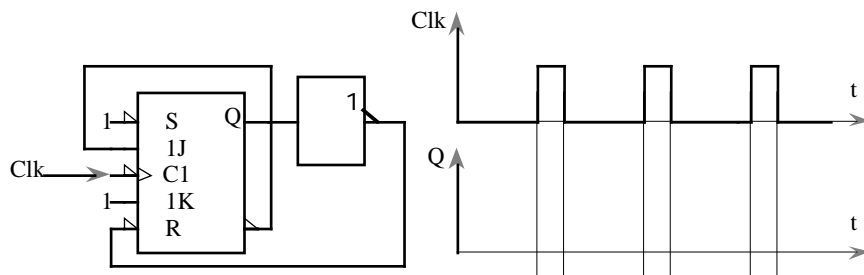
Oefening 18.1

Teken het verloop van het uitgangssignaal bij een flankgestuurde D flipflop indien onderstaande signalen aangesloten worden.



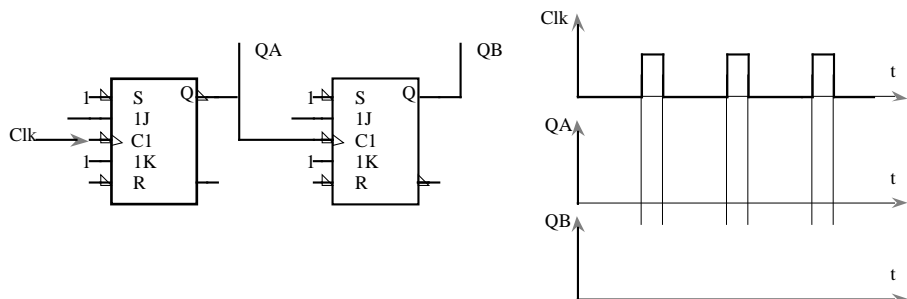
Oefening 18.2

Vervolledig bijgevoegd timingdiagram in verband met het schema. Hou rekening met de vertragingstijden. De vertragingstijd van de NIET poort is 10 ns en de vertragingstijd voor het resetten is 30 ns.



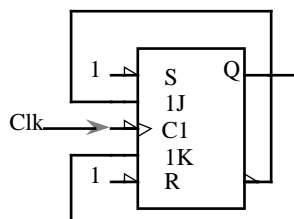
Oefening 18.3

Vervolledig bijgevoegd timingdiagram voor het schema van hieronder. Trek uw besluiten wat betreft de frequentie van de signalen.



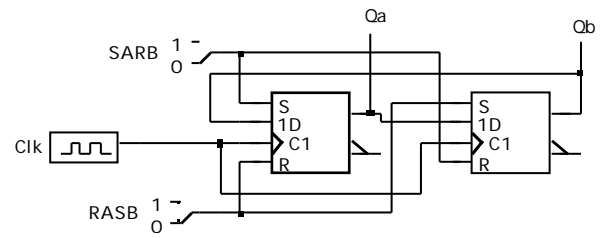
Oefening 18.4

Formuleer de karakteristieke tabel van het schema van onderstaande figuur



### Oefening 19.1

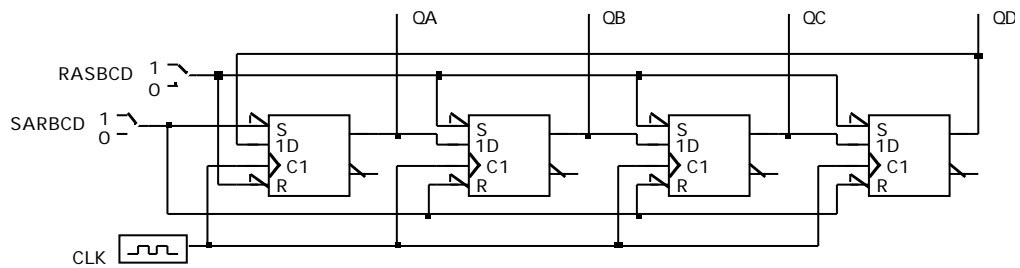
In de schakeling van onderstaande figuur zal SARB de flipflop A zetten en flipflop B resetten. Bereken hoe de schakeling reageert bij een aantal klokimpulsen.



### Oefening 19.2

In de schakeling van onderstaande figuur brengt een voorafgaande startimpuls RASBCD of SARBCD de schakeling in een bepaalde beginstand.

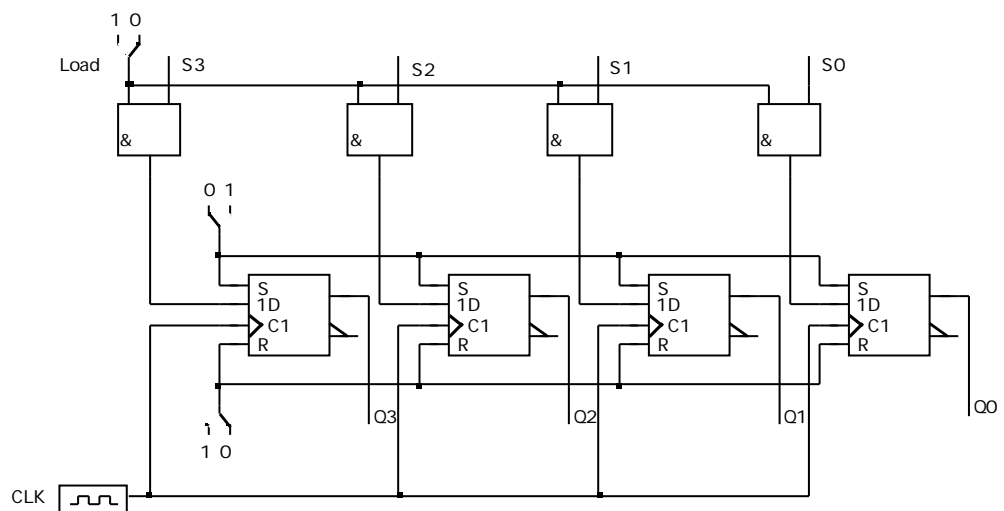
1. Wat wordt het woord bij toepassing van de startimpuls RASBCD of SARBCD?
2. Welke woorden worden in beide gevallen gevormd voor de eerste 8 klokimpulsen?
3. Geef tevens de duty-cycle van de signalen QA, QB, QC en QD.



### Oefening 19.3

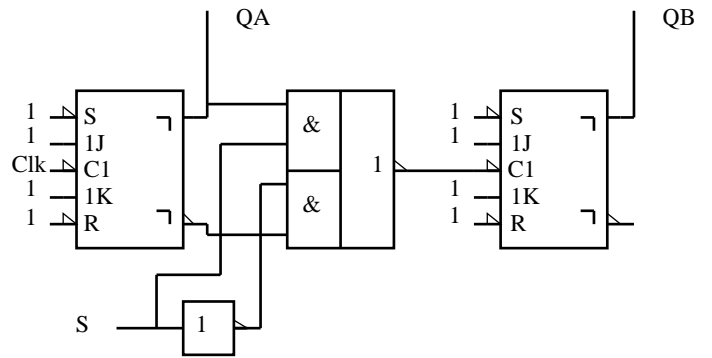
In de schakeling van onderstaande figuur is het woord dat ingeschreven moet worden S3.S2.S1.S0 = 1001

1. Indien de controle-ingang "load" laag is, waaraan wordt Q gelijk bij één klokimpuls?
2. Indien de controle-ingang "load" hoog is, waaraan wordt Q dan gelijk?



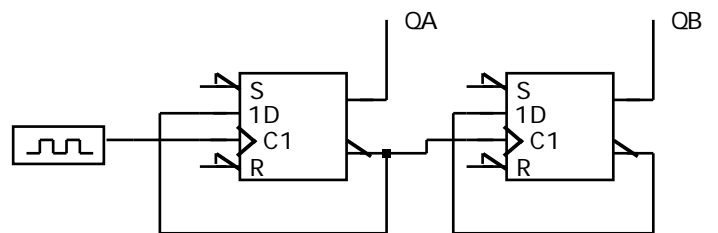
oefening 20.1

Beredeneer de toestandentabel van onderstaande schakeling als de controleingang S = 0 is en als hij 1 is. In beide gevallen nemen we als beginstand QA = 0 QB = 0.



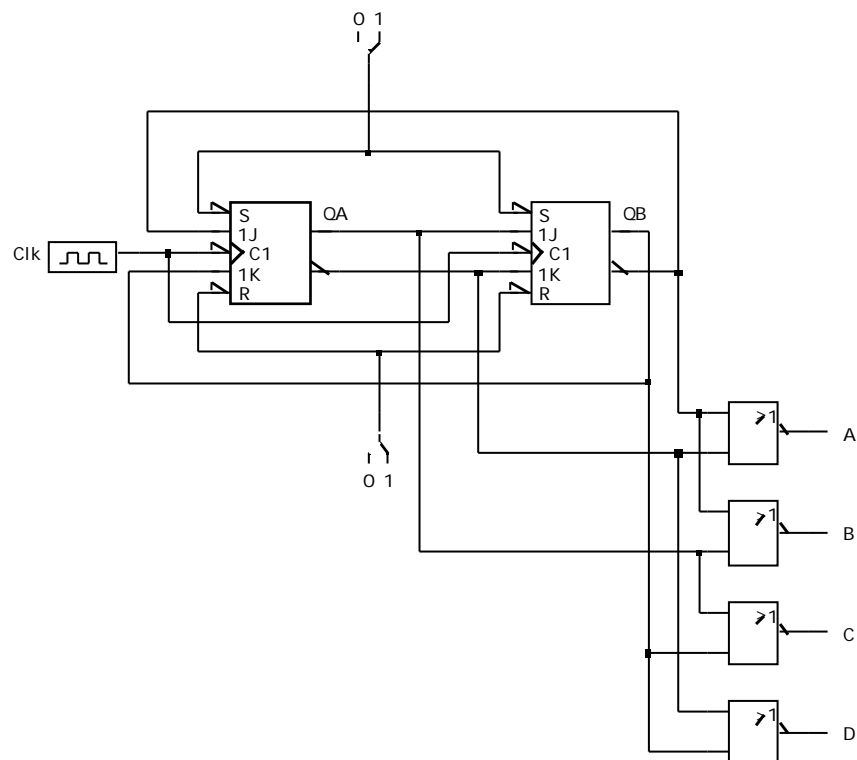
oefening 20.2

Beredeneer de toestandentabel in onderstaand schema als de begintoeestand 00 is (5 eerste impulsen)

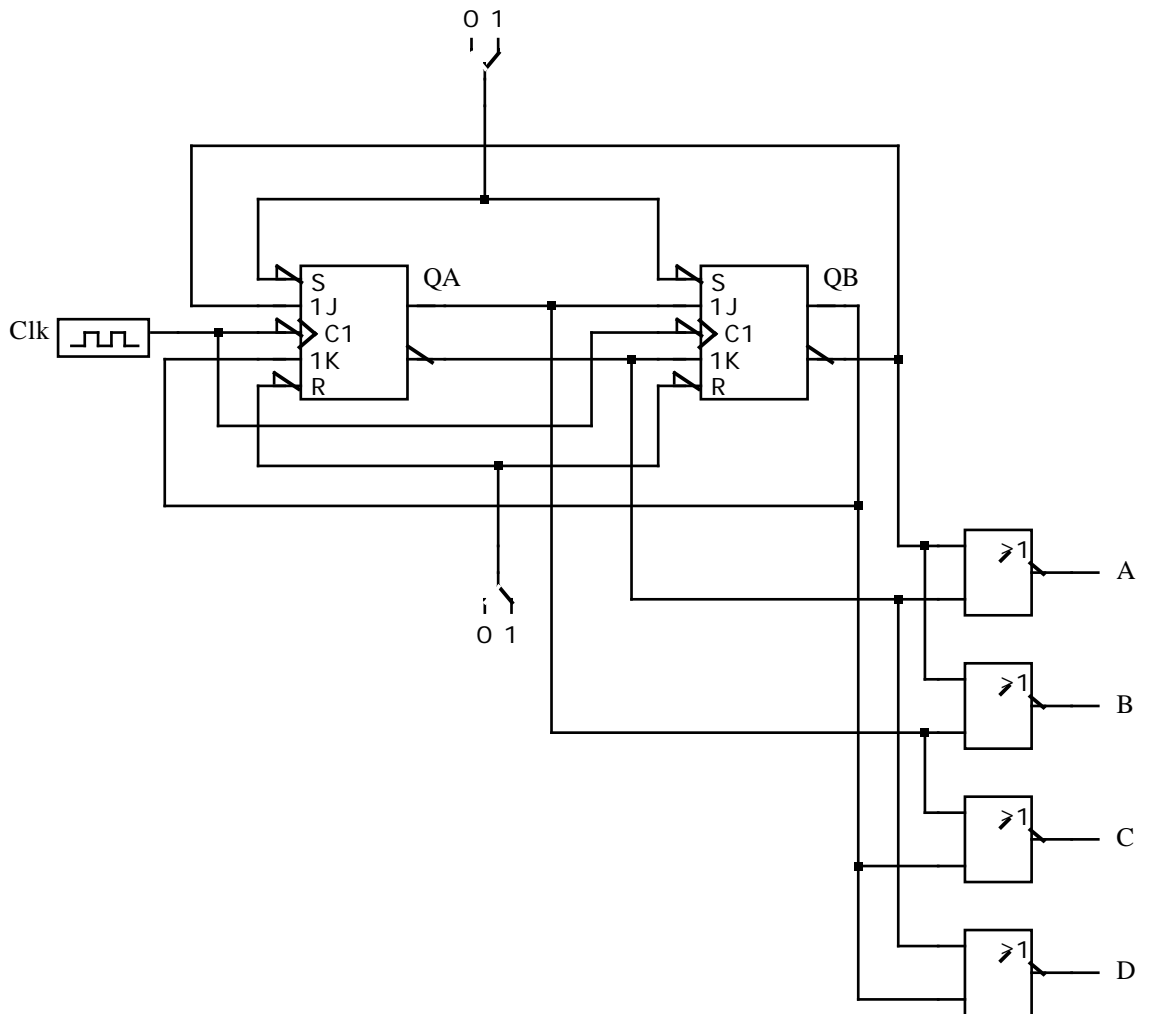


oefening 20.3

Verklaar de werking van onderstaande schakeling.  
Geef een waarheidstabel van QA, QB, A, B, C, en D.  
Geef een timingdiagram van al de signalen.

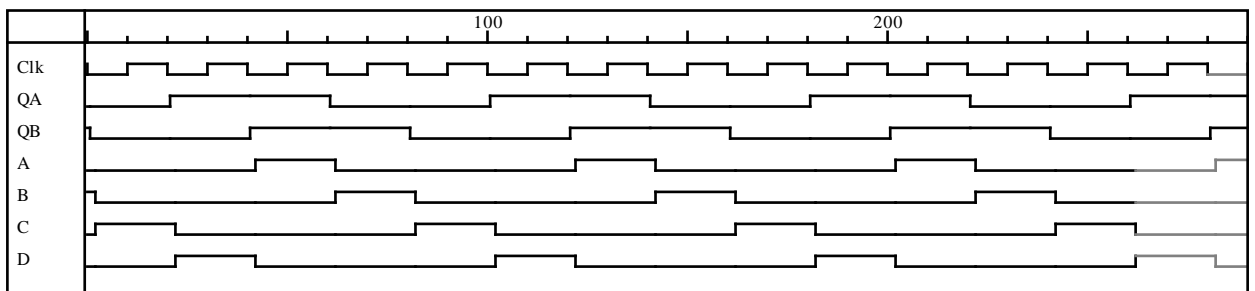


Oefening 20.3 oplossing



Waarheidstabel oefening 20.3

QB	QA	D	C	B	A
0	0	0	1	0	0
0	1	1	0	0	0
1	1	0	0	0	1
1	0	0	0	1	0



---

flipflops

Inhoud

Inleiding

Het SR-bistabiele element

De SR-FF. met NAND's

Schakelaar met dender vrije uitgangssignalen

Geklokte FF. schakelingen

Begrippen

De geklokte flipflops (latch)

De edge-triggered flipflop (flankgestuurd element)

De master slave flipflop of pulsgestuurd element

Het data-lock-out element

SR-flipflop met klok of transparante flipflop

De D-latch

De JK flipflop

De JK-master slave flipflop.

De flankgestuurde of edge-triggered flipflops.

Besturingssymboliek voor bistabiele elementen volgens IEC

Oefeningen